

LT7689

PCB 布板与 EMI/EMC 建议

V1.1

版本记录

版 本	日 期	说 明
V1.0	2024/1/19	整合初版
V1.1	2025/4/22	更新第一章与第二章的一些图片与描述，更新 3.2 章节 EFT 的描述与图片

版权说明

本文件之版权属于 乐升半导体 所有，若需要复制或复印请事先得到 乐升半导体 的许可。本文件记载之信息虽然都有经过校对，但是 乐升半导体 对文件使用说明的规格不承担任何责任，文件内提到的应用程序仅用于参考，乐升半导体 不保证此类应用程序不需要进一步修改。乐升半导体 保留在不事先通知的情况下更改其产品规格或文件的权利。有关最新产品信息，请访问我们的网站 [Http://www.levetop.cn](http://www.levetop.cn) 。

目 录

版本记录	2
版权说明	2
目 录	3
图 附 录	4
表 附 录	4
1. PCB 布板注意事项	5
1.1. 3.3V 电源输入布线	5
1.2. 电源线通过过孔走线	5
1.3. QFN 封装芯片底部焊盘设计	6
1.4. 其他布板注意事项	7
2. EMC/EMI 优化方案	8
2.1. EMC 优化建议	8
2.2. EMI 优化建议	10
3. 原理图检查流程	15
3.1. LT768x 时钟与电源电路	15
3.2. LT7689 时钟与电源电路	16
3.3. 原理图检查项目	18

图 附录

图 1-1: 电源信号线走线范例	5
图 1-2: 电源信号线过孔打孔范例	5
图 1-3: 外部 Flash 芯片位置布板范例	6
图 1-4: LT7689 (QFN96) 焊盘与脚位图	6
图 2-1: 电源输入高频脉冲稳定性优化建议	8
图 2-2: 外部接口 EMC 优化与布板示例图	8
图 2-3: SD 卡 EMC 优化建议	8
图 2-4: SWD 烧录口 EMC 优化建议	9
图 2-5: CTP 相关信号 EMC 优化 建议	9
图 2-6: TFT 电源输入 EMC 优化建议	9
图 2-7: 主控部分添加金属屏蔽罩支架示例图	10
图 2-8: 电源输入 EMI 优化范例	10
图 2-9: 电源输入优化布板示例图	10
图 2-10: 串口通信 EMI 优化建议	11
图 2-11: LCD 背光电路 EMI 优化范例	11
图 2-12: LCD 背光电路优化布板示例图	11
图 2-13: 音频电路 EMI 优化范例	12
图 2-14: 音频电路优化布板示例图	12
图 2-15: CTP EMI 优化建议	12
图 2-16: TFT 信号 EMI 优化建议	13
图 2-17: VGH/VGL 电路 EMI 优化参考原理图	13
图 2-18: VGH/VGL 电路优化布板示例图	14
图 3-1: LT768x 时钟电路 (一)	15
图 3-2: LT768x 时钟电路 (二)	15
图 3-3: LT7689 晶振电路图	16
图 3-4: LT7689 TFT_XI/XO 信号电路图	17
图 3-5: LT7689 LDO 引脚滤波电容	17
图 3-6: LT7689 Pin21 电源输入滤波电容	18
图 3-7: CTP_RST 与 SD_CS 信号串联 330 欧电阻	18
图 3-8: 3.3V 的 DC to DC 电源电路范例	19
图 3-9: TFT 屏的 FPC 做包覆处理	19
图 3-10: 降低 EFT 干扰的参考电路	19

表 附录

表 3-1: 时钟信号	16
-------------------	----

1. PCB 布板注意事项

1.1. 3.3V 电源输入布线

电容电阻之间布线可走 0.5mm (20mil) 线宽走线, 以 LT7689 为例, 接入的电源线尽量走 0.3mm (12mil) 线宽走线, 焊盘扇出走线可走 0.17mm (7mil) 线宽走线。

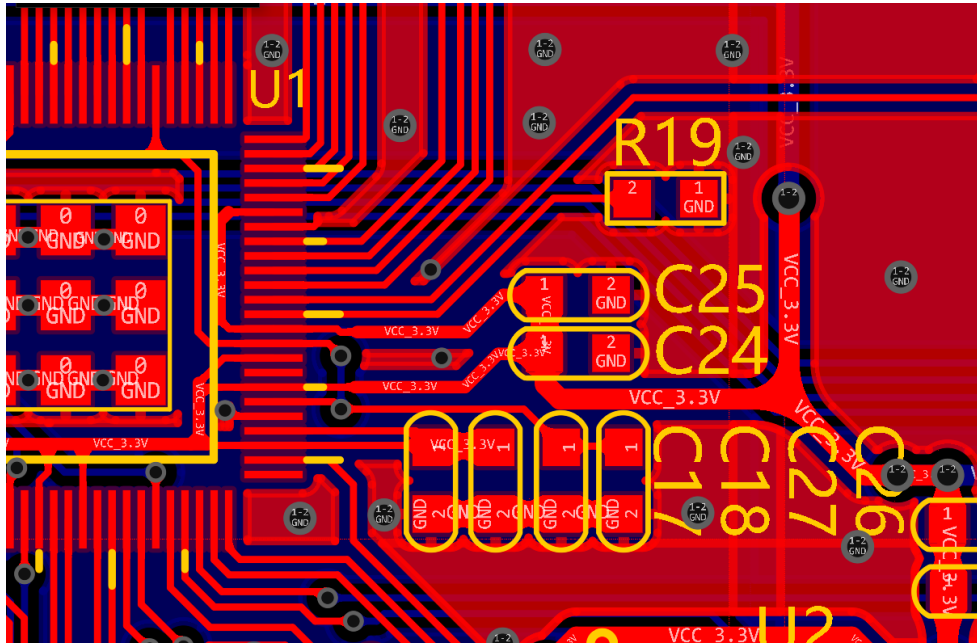


图 1-1: 电源信号线走线范例

1.2. 电源线通过过孔走线

过孔尺寸: 外径 0.8mm (31mil) 内径 0.5mm (20mil), 建议视情况增加到 2-3 个过孔来连接, 条件充足的情况下, 应该尽量对大电流的线进行扩面加粗及增加 PCB 过孔数。

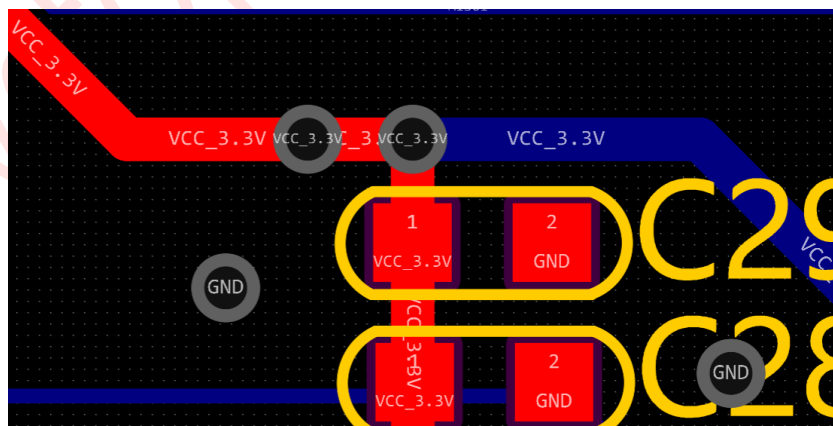


图 1-2: 电源信号线过孔打孔范例

在进行 Layout 布板时，Flash 位置应尽量靠近串口屏主芯片。

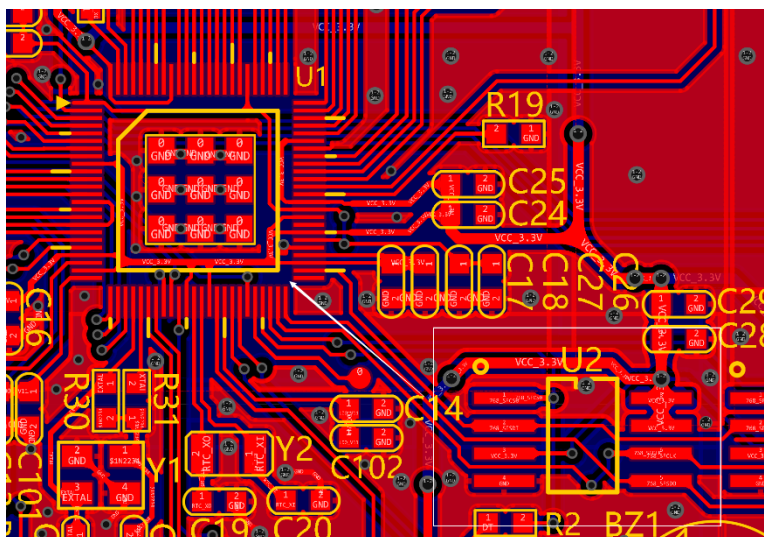


图 1-3：外部 Flash 芯片位置布板范例

1.3. QFN 封装芯片底部焊盘设计

以 LT7689 为例，为了更好的散热设计，在 Layout 时建议把底部焊盘的封装分割为九个 1.2x1.2 (mm) 大小的焊盘（阻焊扩展为 0.1mm），并且各底部焊盘之间的间隔设置在 1.8mm，注意，不得在芯片焊盘底下布上整个大焊盘。

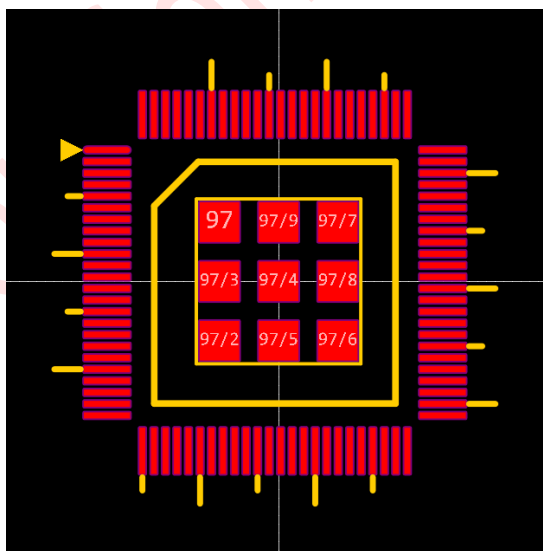


图 1-4：LT7689 (QFN96) 焊盘与脚位图

1.4. 其他布板注意事项

- 电源及地线的间距应该要足够，避免打板或焊接出现短路现象。
- QFN 封装的底部焊盘必须充分接地。
- 时钟信号及晶振电路应靠近串口屏主芯片，晶振下面及 PCB 背部不能走线，建议电路周围用地线包围。
- PCB 对应原理图走线有没有错误。
- 电源及地线的间距应该要足够，避免打板或焊接出现短路现象。
- 布线检查、标号检查、接插件检查、正反检查，及走线是否流畅检查等。
- 增加工艺测试点，比如重点信号，电源电压信号等。
- 增加程序测试点，可以用 MCU 引线做一个开关信号。
- 调试测试点，比如难测的重要信号，最好引出测试点。
- 预留螺丝孔或 PCB 的固定孔。
- 尺寸核对、尺寸检测。
- 结构核对，避免组件过高或摆放位置卡到结构。
- PCB 板名及版本是否标示清楚。
- 串口屏芯片主核心电路部份建议（或是预留）用金属罩接地罩住，可增加抗干扰能力。
- 抗干扰的扼流圈应靠近电源输入端。
- PCB 要保留与 TFT 外框金属壳的接触或焊接点。

2. EMC/EMI 优化方案

2.1. EMC 优化建议

- 对电路有高频脉冲稳定性要求可在电源输入端添加压敏电阻 (R99)

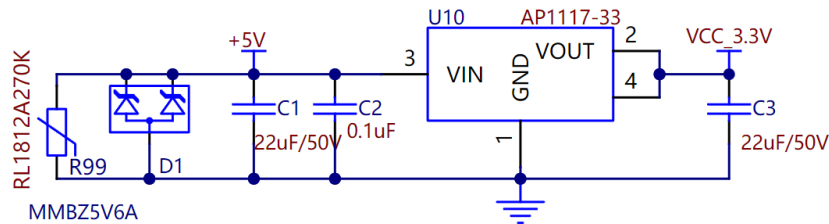


图 2-1: 电源输入高频脉冲稳定性优化建议

- 在与上位机通信接口, 通信信号脚添加 ESD 静电保护二极管, 并靠近连接器放置。

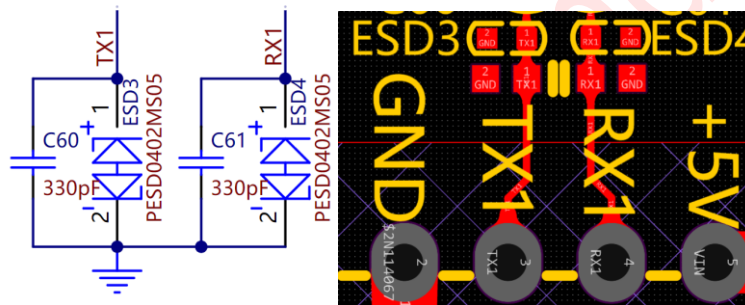


图 2-2: 外部接口 EMC 优化与布板示例图

- 如果使用 SD 卡, 需在 SD 卡信号脚以及电源脚添加 ESD 静电保护二极管, 并靠近连接器放置。

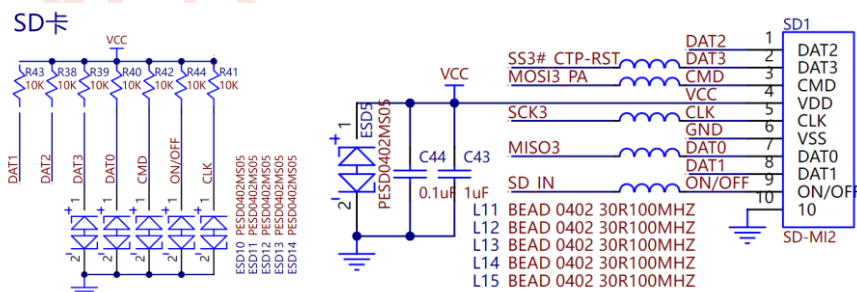


图 2-3: SD 卡 EMC 优化建议

- SWD 烧录的下载口信号添加 ESD 静电保护二极管，并靠近连接器放置。

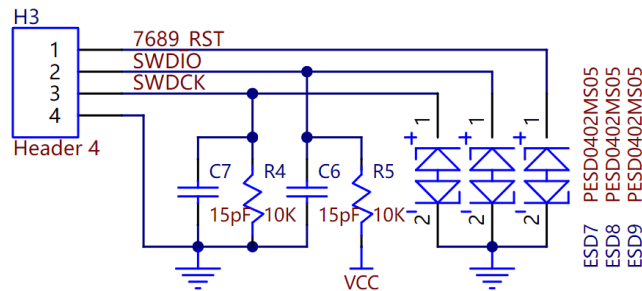


图 2-4: SWD 烧录口 EMC 优化建议

- 使用 CTP 电容触摸时，触摸信号以及电源输入端添加 ESD 静电保护二极管，并靠近连接器放置。

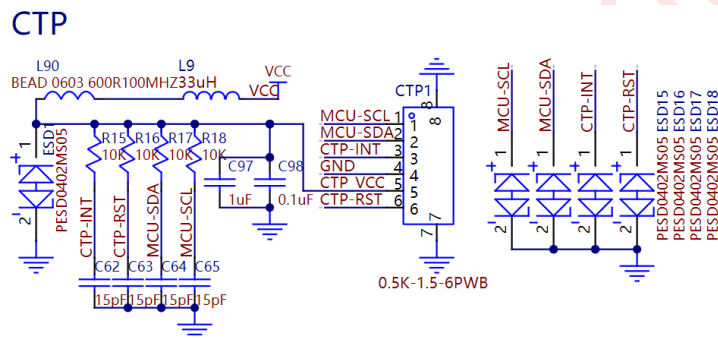


图 2-5: CTP 相关信号 EMC 优化 建议

- TFT 屏电源脚添加 ESD 静电保护二极管，并靠近连接器放置。

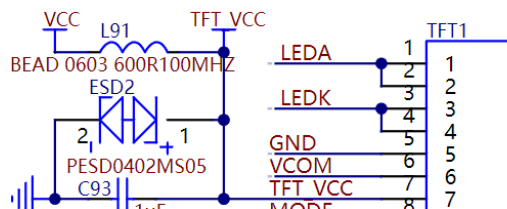


图 2-6: TFT 电源输入 EMC 优化建议

2.2. EMI 优化建议

- MCU 主控部分电路可添加金属屏蔽罩支架。

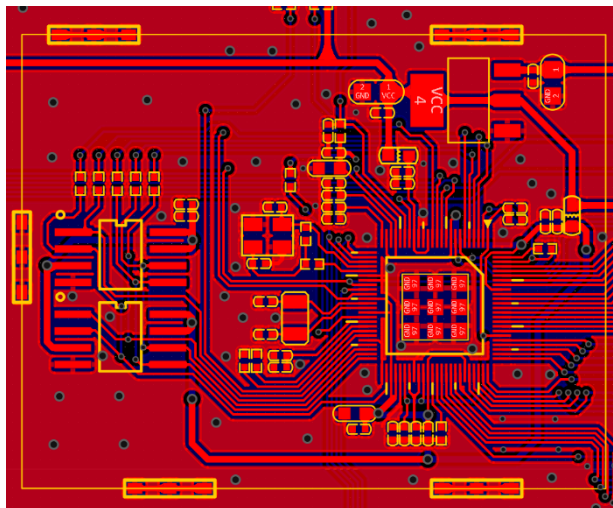


图 2-7：主控部分添加金属屏蔽罩支架示例图

- 电源输入口 VIN 以及 GND 需分别串联磁珠，并且电源输入端附近需要添加滤波电容。电源输入口 VIN 周围与地要进行隔离。

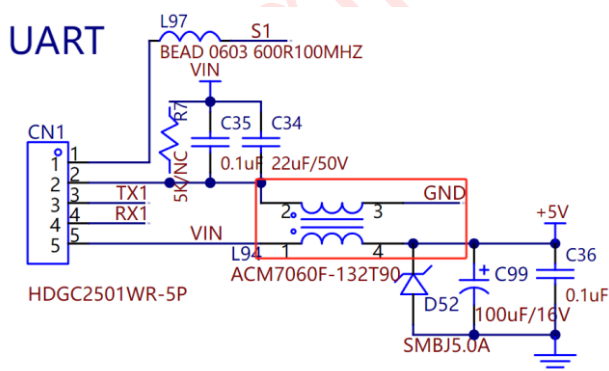


图 2-8：电源输入 EMI 优化范例

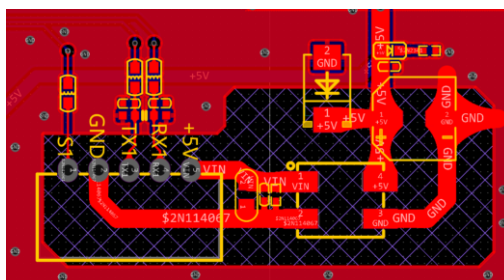


图 2-9：电源输入优化布板示例图

- 如果使用串口屏芯片(如 LT7689, LT168x, LT268x), 在串口通信接口处, 通信信号脚可以串上 50R 磁珠, 并靠近连接器放置。



图 2-10: 串口通信 EMI 优化建议

- 背光电路电源输入以及 LEDA 输出均需要串 600R 磁珠，并且 PCB 布板时需要进行铺铜隔离，并且单点接地。

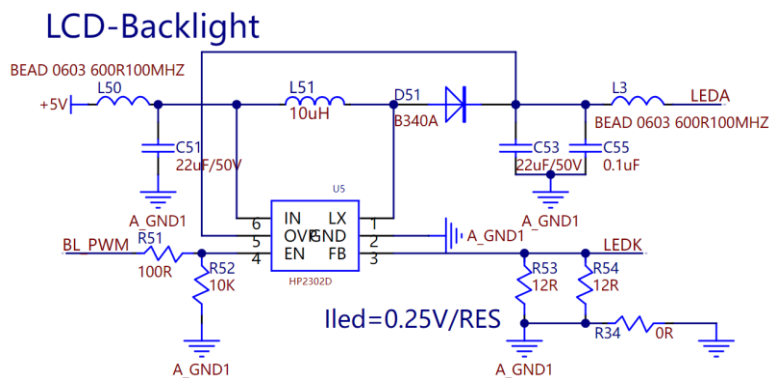


图 2-11: LCD 背光电路 EMI 优化范例

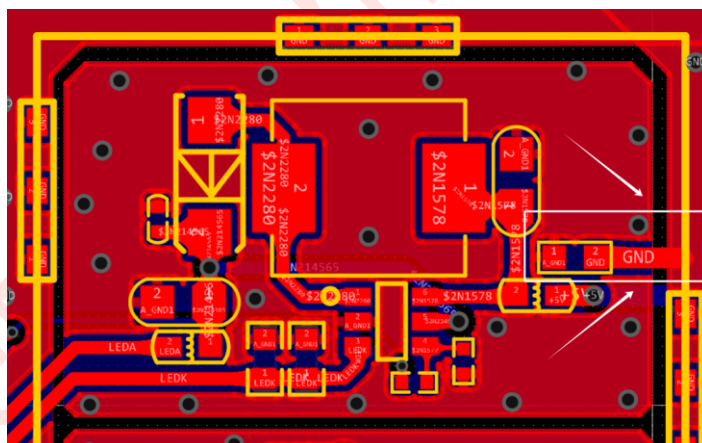


图 2-12: LCD 背光电路优化布板示例图

- 音频电路电源输入串 22uH 电感、电源输入以及 LEDA 输出需要串 600R 磁珠，音频输出信号 SPK+/SPK- 分别串联 600R 磁珠以及添加 0.1uF 滤波电容。并且 Layout 时需要进行铺铜隔离，并且单点接地。

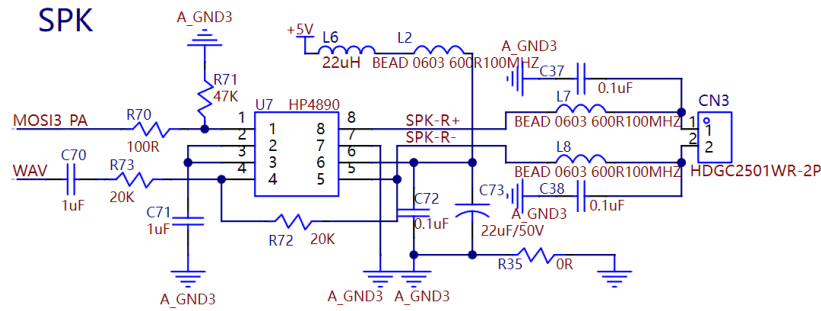


图 2-13：音频电路 EMI 优化范例

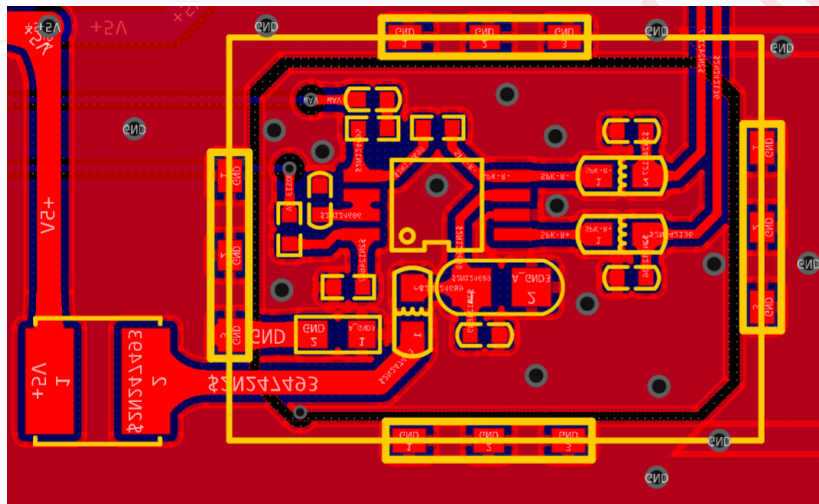


图 2-14：音频电路优化布板示例图

- CTP 电容触摸接口电源输入需要串 33uH 电感以及 600R 磁珠

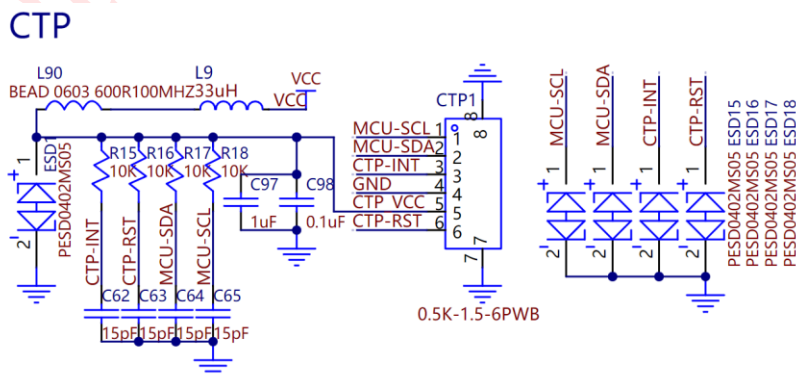


图 2-15：CTP EMI 优化建议

■ TFT 显示信号脚均串联 30R 磁珠

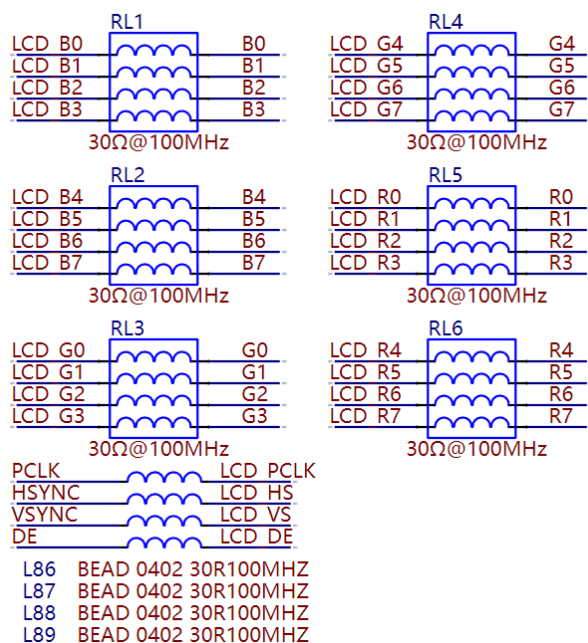


图 2-16: TFT 信号 EMI 优化建议

■ VGH/VGL 电路电源输入串 600R 磁珠, AVDD/VCOM/VGL/VGH 输出分别串联 600R 磁珠, 并且 Layout 时需要进行铺铜隔离, 并且单点接地。

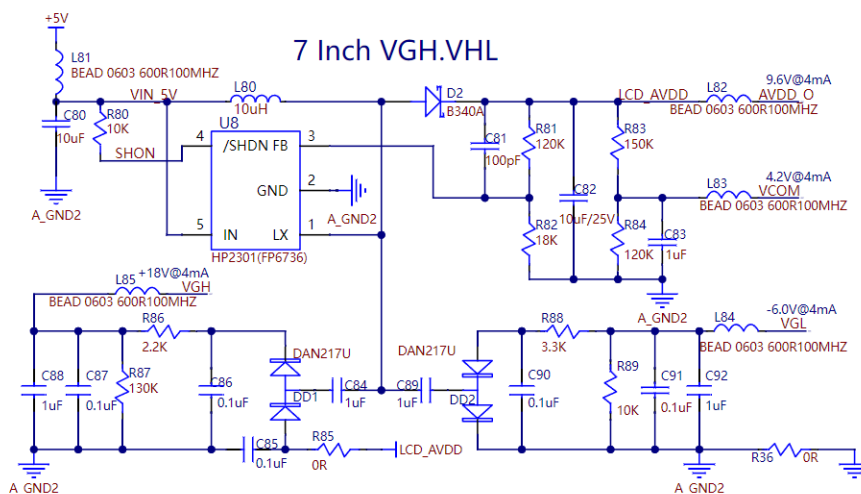


图 2-17: VGH/VGL 电路 EMI 优化参考原理图

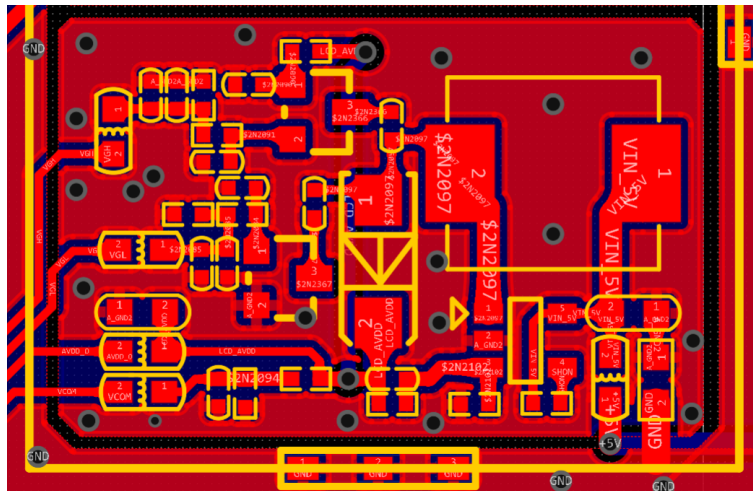


图 2-18: VGH/VGL 电路优化布板示例图

3. 原理图检查流程

3.1. LT768x 时钟与电源电路

LT7680、LT7681、LT7683、LT7686、LT7381 (以下简称 LT768x) 的时钟输入可以采用 MCU 的 PWM 输出 (如图 3-1)、有源晶振、或是石英晶振 (如图 3-2, 通常为 10MHz), 因为目前 MCU 通常有多组 PWM 输出, 建议可以提供一组给 LT768x 使用, 成本也可以下降, 时钟信号走线越短越好, 同时避开其他信号线。如果要使用石英晶振, 建议用四脚 3225 封装 10M 晶振, 且晶振 2 端的 15pF 电容不必焊上。

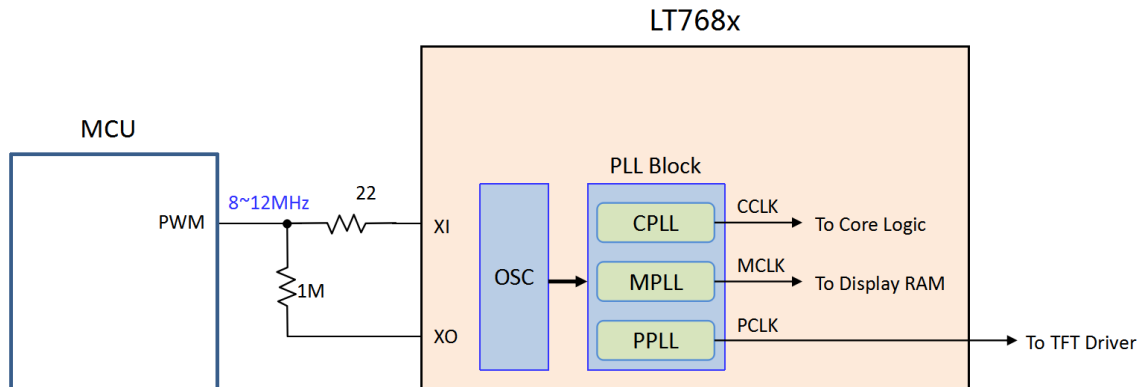


图 3-1: LT768x 时钟电路 (一)

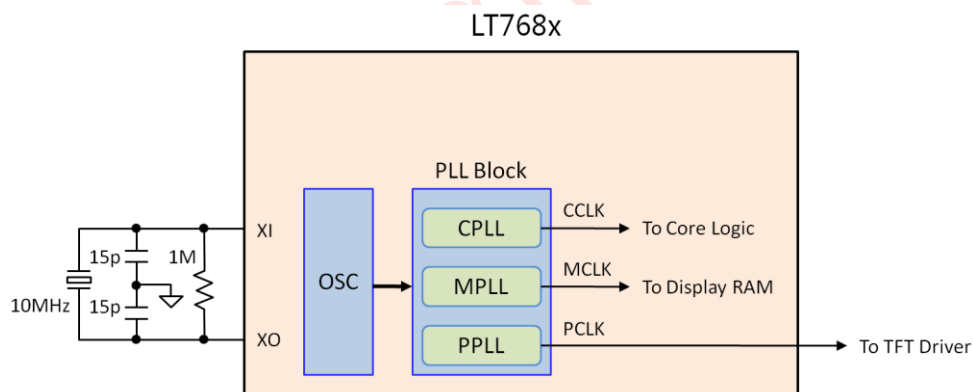


图 3-2: LT768x 时钟电路 (二)

LT768x 的电源脚 VDD_3.3V 需有滤波电容 10uF 与 0.1uF, VDDC_1.8V 的 LDO 电源输出脚需有 0.1uF 和 1uF 滤波电容, 并且电容尽量靠近 LDO 输出引脚。

3.2. LT7689 时钟与电源电路

LT7689 包含三组时钟信号电路，分别为以下信号：

表 3-1：时钟信号

脚号	引脚名称	I/O	功能说明
94	TFT_XI	I	晶振 (Crystal) / 时钟信号输入 此引脚连接至外部晶振,为内部 TFT 控制器的晶振电路输入信号,当使用有源晶振或是外部时钟信号可以由此脚输入,通常由 PWM_M1 输出时钟信号接到此脚,晶振频率 (OSC) 范围在 8MHz ~ 15MHz 之间。
95	TFT_XO	O	晶振 (Crystal) 输出 此引脚连接至外部晶振,为内部 TFT 控制器的晶振电路输出信号。
37	32K_XI	I	32.768Khz 晶振输入 RTC 时钟信号, 此引脚连接至外部 32.768Khz 晶振。
36	32K_XO	O	32.768Khz 晶振输出 RTC 时钟信号, 此引脚连接至外部 32.768Khz 晶振。
29	XTAL	I	USB 时钟信号, 此引脚连接至外部 12Mhz 晶振。
28	EXTAL	O	USB 时钟信号, 此引脚连接至外部 12Mhz 晶振。

USB 时钟信号建议用四脚 3225 封装 12M 晶振, 增加稳定性。时钟信号走线越短越好, 同时避开其他信号线。

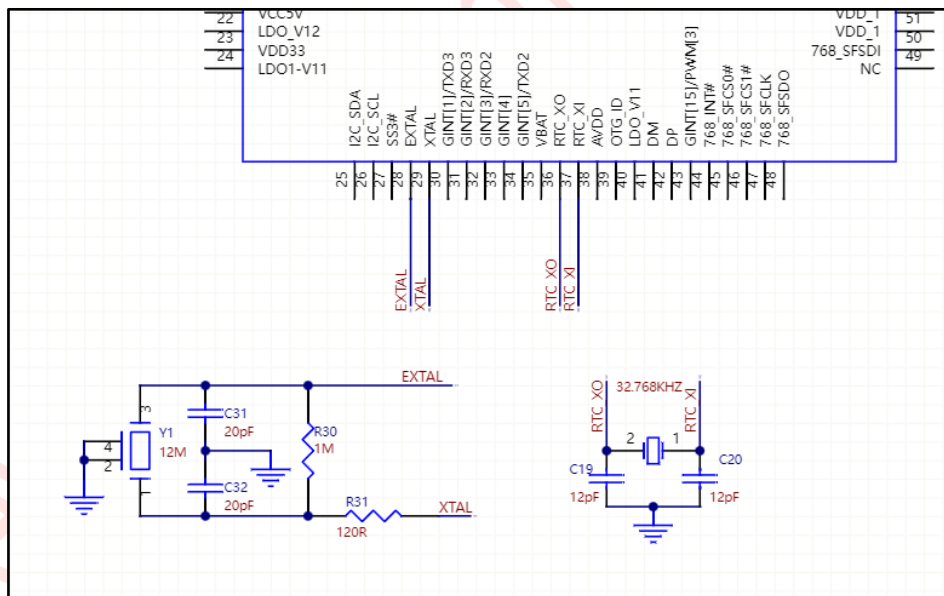


图 3-3：LT7689 晶振电路图

TFT_XI/XO 信号通常由 LT7689 Pin2 提供，也可使用外部晶振来提供。并且 XO/XI 需要串联 1M 电阻。

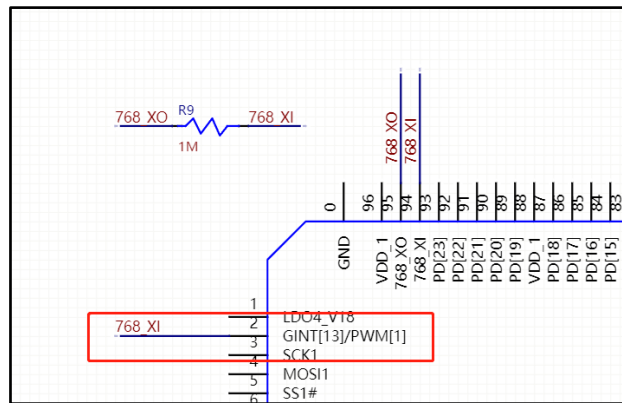


图 3-4: LT7689 TFT_XI/XO 信号电路图

LT7689 Pin1 /Pin24/Pin40/Pin54/Pin67 的 LDO 电源输出脚需有 0.1uF&1uF 滤波电容, Pin22 的 LDO 电源需要 0.1uF&4.7uF 电容, 并且电容尽量靠近 LDO 输出引脚。

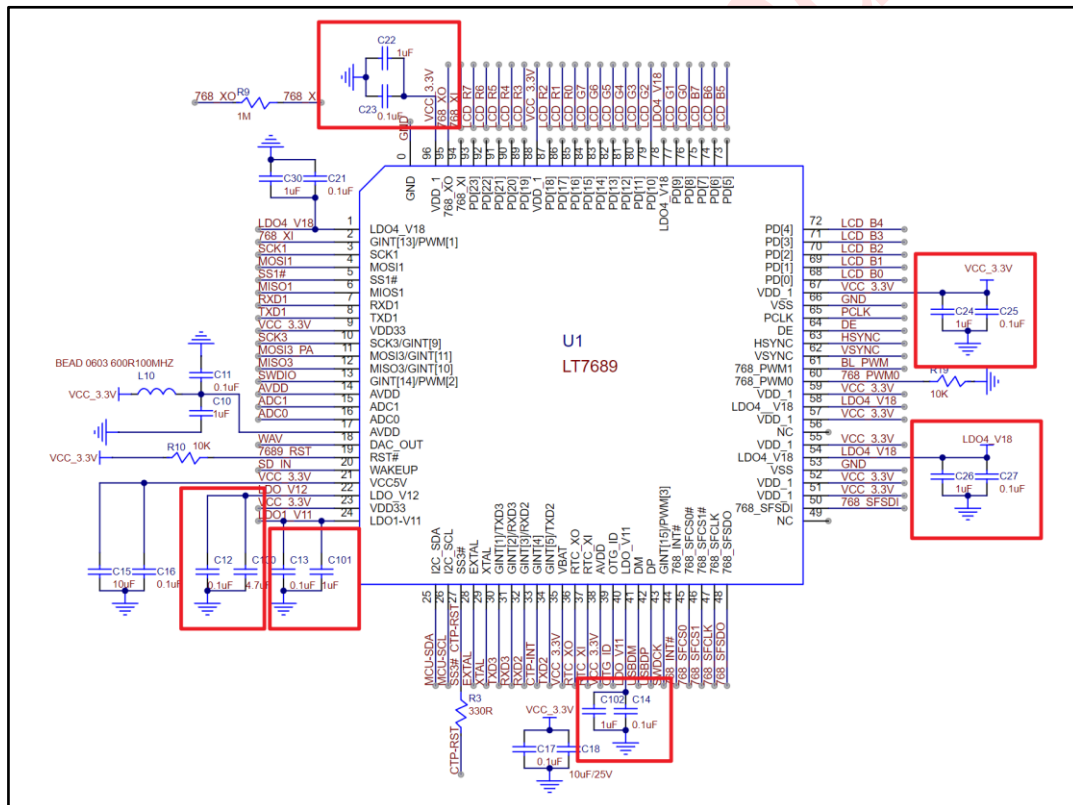


图 3-5: LT7689 LDO 引脚滤波电容

LT7689 Pin21 为 LT7689 3.3V 电源输入，必须在靠近管脚位置添加 10uF 与 0.1uF 滤波电容。

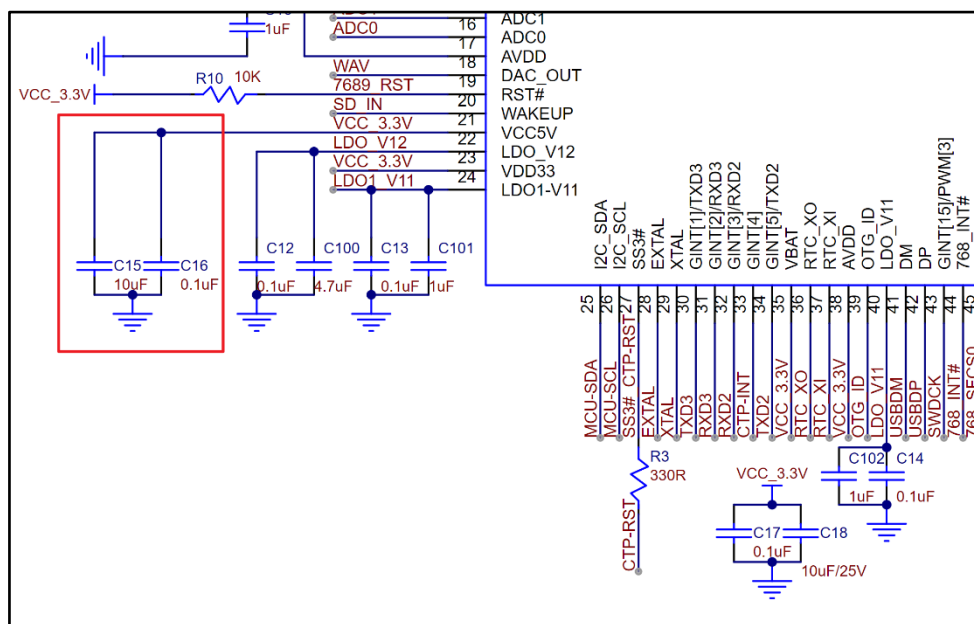


图 3-6: LT7689 Pin21 电源输入滤波电容

3.3. 原理图检查项目

- 原理图走线检查是否对应有错误。
- RGB 接口: PCLK、PDE、HSYNC、VHYNC 是否对应屏的接口,串电阻或留测试点, 数据线要高位对齐, 需要 SPI 初始化的屏, SPI 预留测试口。
- LT7689 同时使用电容触摸接口和 SD 卡时, CTP_RST 与 SD_CS 通常使用 Pin27 进行复用, 需要串联一个 330R 电阻。

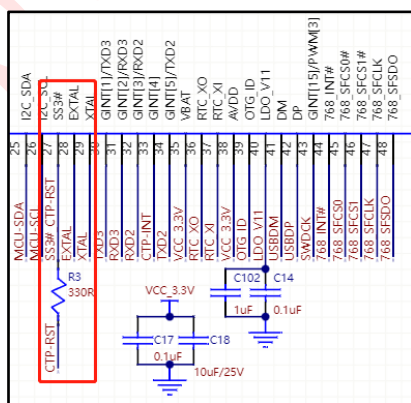


图 3-7: CTP_RST 与 SD_CS 信号串联 330 欧电阻

- IC 电源供电是否正确。
- PWM[0] 预留 10K 下拉电阻。(仅预留位置, 不进行焊接)
- 确认原理图组件参数值电压值选用合理及满足电路要求
- 相关 EMC/EFT 干扰与抗干扰对策:
 1. 电源滤波电路及组件 (滤波电容) 质量要好。

2. 产生 3.3V 的 DC to DC 电源输入端、输出端除了原有的滤波电容外，再加上扼流圈（磁珠）
3. 产生 TFT 屏背光的 DC to DC 电源输入端除了原有的滤波电容外，再加上扼流圈（磁珠）

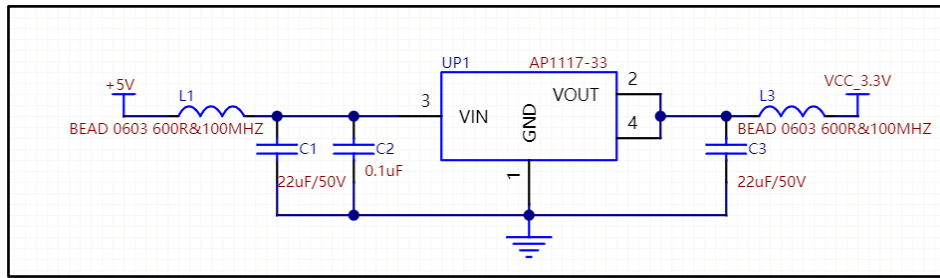


图 3-8: 3.3V 的 DC to DC 电源电路范例

4. TFT 屏的 FPC 做包覆处理（如图 3-9）。
5. RGB 输出信号加串接电阻。
6. 增加 ESD 保护组件。
7. LT7689、LT768x 核心电路部分加上金属罩接地。

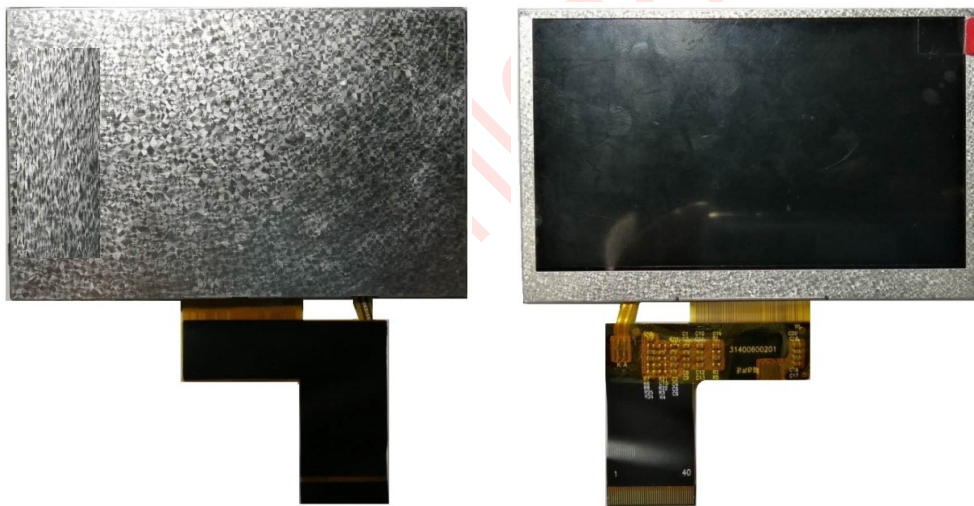


图 3-9: TFT 屏的 FPC 做包覆处理

8. EFT (Electrical Fast Transient) 电快速瞬变脉冲群的电源处理：正负两端都要用电感隔离，电源输入端需要增加 5.6V 的压敏电阻。

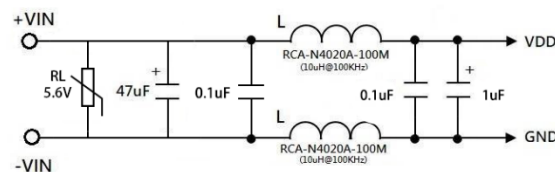


图 3-10: 降低 EFT 干扰的参考电路