



LT7580

TFT-LCD 绘图显示控制芯片

High Performance TFT-LCD Graphics Controller

简易版规格书

V1.0

www.levetop.cn

Levetop Semiconductor Co., Ltd.

版本记录

版本	日期	说明
V1.0	2024/10/08	● 初版

版权说明

本文件之版权属于 乐升半导体 所有，若需要复制或复印请事先得到 乐升半导体 的许可。本文件记载之信息虽然都有经过校对，但是 乐升半导体 对文件使用说明的规格不承担任何责任，文件内提到的应用程序仅用于参考，乐升半导体 不保证此类应用程序不需要进一步修改。乐升半导体 保留在不事先通知的情况下更改其产品规格或文件的权利。有关最新产品信息，请访问我们的网站 [Http://www.levetop.cn](http://www.levetop.cn)。

目 录

版本记录.....	2
版权说明.....	2
目 录.....	3
1. 芯片介绍.....	5
1.1 内部方块图.....	5
1.2 系统应用方块图	6
1.3 型号信息.....	6
1.4 功能简介.....	7
1.5 芯片脚位图.....	9
2. 引脚信号说明.....	10
2.1 MCU 接口设定信号	10
2.2 MCU 并口信号.....	10
2.3 MCU 串口信号.....	12
2.4 外部串行 Flash / SPI Master 信号.....	13
2.5 PWM 信号	14
2.6 LCD 屏接口信号.....	15
2.7 GPIO 信号.....	16
2.8 复位与测试信号	17
2.9 电源与时钟信号	17
3. 电气特性.....	19
3.1 极限参数.....	19
3.2 电气参数.....	19
4. 时钟信号与复位.....	20
5. MCU 接口	21
6. 显示内存.....	21
7. LCD 界面	22

8. 封装信息.....23

9. 参考原理图.....24

1. 芯片介绍

LT7580 是一个高效能 LCD 图形加速显示芯片，显示分辨率支持由 480*480 到 1024*768 (XGA)，适应各种 MCU 接口，可以推动 16bits(5/6/5)或是 24bits(8/8/8) RGB 接口的 TFT 显示屏，并达到 Alpha RGB: 8888 颜色深度。采用 QFN-80 封装型式，符合工业规格标准及各式环保规范，并提供长期供货。



LT7580 与主控端 MCU 连接可以透过 SPI 串口、或是 8 位/16 位的并口界面，芯片内建有 128Mb 的显示内存，可以支持每像素 16bits 的 65K 色或是 24bits 的 16M 色显示，自带 JPG 的硬件解码器、图形显示加速引擎 (BTE) 提供了命令类型的图形操作，如画面镜射、画中画 (PIP) 及图形混合、透明显示等功能，内建的几何绘图引擎则支持画点、画线、画曲线、椭圆、三角形、矩形、圆角矩形等功能，此外 LT7589 提供 QSPI Master 接口，可以外挂 2 个高速 QSPI 元件如 SPI Flash，透过 DMA 模式将存储在 Flash 里面的 UI 显示素材提取到显示内存，能快速地直接将画面显示出来，不需要透过 MCU 进行彩屏数据的传输处理，减轻了 MCU 的软、硬件运行负担，同时提升彩屏显示的效能，而不必为了因为要显示 TFT 彩屏而去升级 MCU。

LT7580 提供强大的显示效能非常适合于需要带 TFT 彩屏 LCD 显示的电子产品，如工业控制设备、医疗检测设备、汽车仪表盘、摩托车/电瓶车/助力车/滑板车/平衡车/特殊车量仪表、电子仪器、智慧家电、电子美容设备、净水设备、空气净化器、检测设备、充电桩、储能设备/UPS/逆变器、多功能事务机、商用打印机、音响系统、电梯指示等产品。

1.1 内部方块图

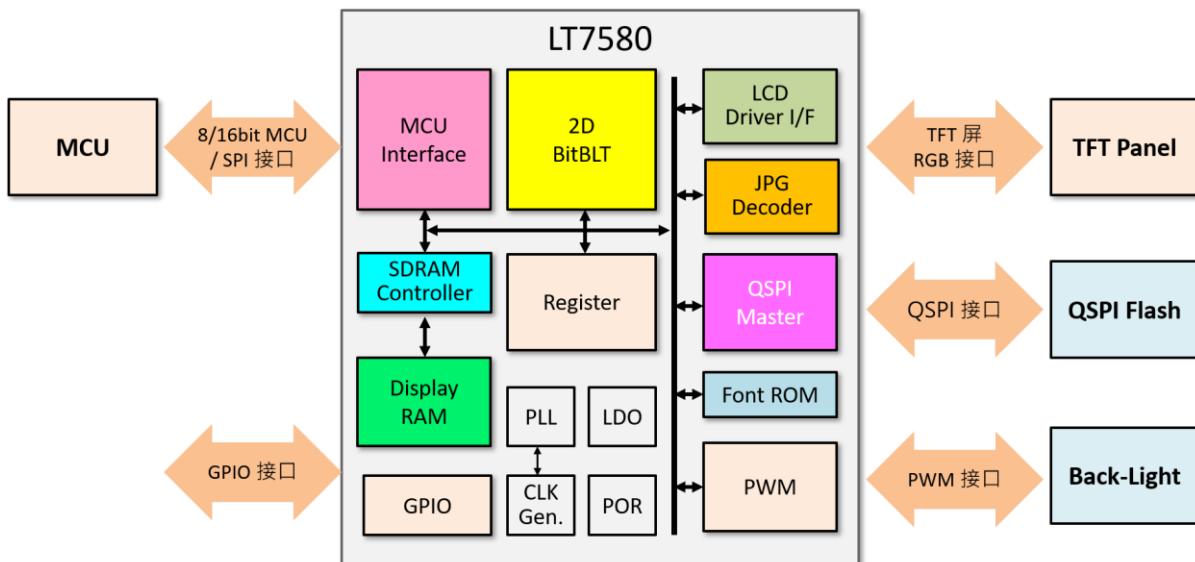


图 1-1: LT7580 内部方块图

1.2 系统应用方块图

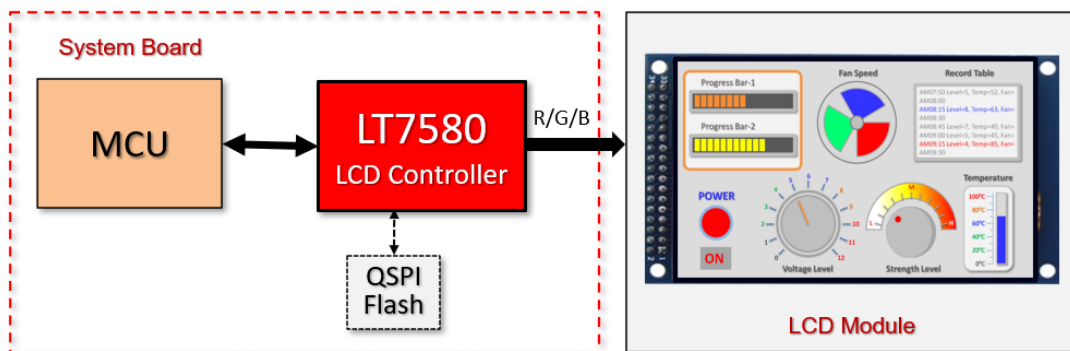


图 1-2: LT7580 设置在系统主板上

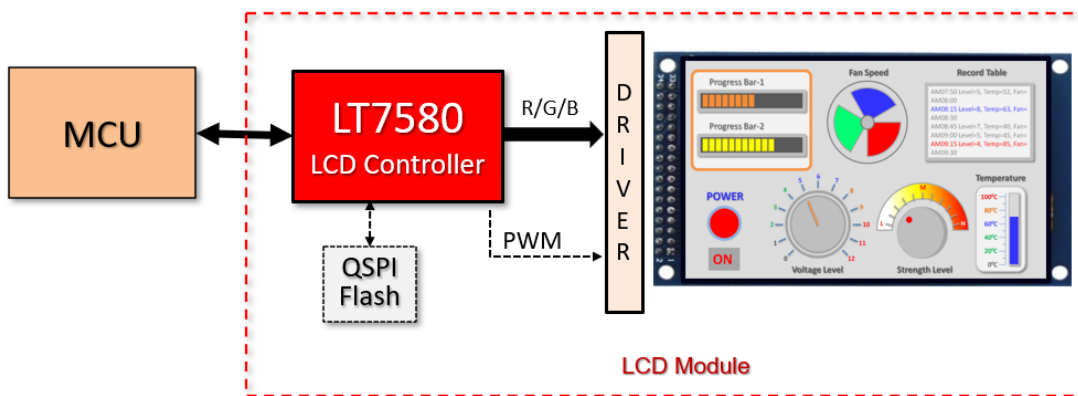


图 1-3: LT7580 设置在 LCD 模块上

1.3 型号信息

表 1-1: 型号说明

型号	封装	内建显示内存	分辨率	色彩
LT7580	QFN-80	128Mb	1024*768	16.7M 色

1.4 功能简介

MCU 界面

- 支持 8 位或 16 位的 8080 并口接口。
- 支持 3 线或 4 线 SPI 串口接口。

显示内存

- 内建 128Mb 的显示内存。

显示色彩数据格式

- 16bpp : 彩色 RGB 5:6:5 (2bytes/像素)。
- 24bpp : 彩色 RGB 8:8:8 (3bytes/像素或是 4bytes/像素)。
 - αRGB 4:4:4:4 (4,096 索引色/像素, 含透明度属性)
- 32bpp : 彩色 αRGB 8:8:8:8 (4bytes/像素)。

面板接口与分辨率

- 支持 16、24bits RGB 接口面板。
- 支持的分辨率:
 - WQVGA: **480*480** *16/24bits TFT 屏
 - VGA : **640*480** *16/24bits TFT 屏
 - WVGA : **800*480** *16/24bits TFT 屏
 - SVGA : **800*600** *16/24bits TFT 屏
 - QHD : **960*540** *16/24bits TFT 屏
 - WSVGA: **1024*600** *16/24bits TFT 屏
 - XGA : **1024*768** *16/24bits TFT 屏

图形显示功能

- 内建 JPG 硬件解码器
- 支持使用者可自行定义 4 个 32*32 的图形光标。
- 提供虚拟显示功能: 虚拟显示可显示大于 LCD 面板大小的图像, 这样图像可以在任何方向上轻松滚动。
- 提供画中画 (PIP) 显示: 支持两个 PIP 视窗区域: 启用的 PIP 视窗显示在主视窗的上层, 而 PIP1 视窗显示在 PIP2 视窗的上层。
- 支持多重显示功能: 可以在显示缓冲区之间切换主显示视窗, 达到简单的动画显示效果。

- 支持唤醒时迅速显图像功能。
- 支持镜像和垂直翻转显示功能。
- 彩带显示 (Color Bar Display) : 在没有对内部显示内存写入数据的情况下仍然可以以彩带的方式显示, 默认分辨率为 640*480 像素。

区块传输引擎 (BitBLT)

- 内建 2D BitBLT 引擎。
- 提供带光栅运算的复制图像功能。
- 提供颜色深度转换。
- 实心填充和图案填充功能:
 - 提供用户定义的 8*8 图像或 16*16 图像。
- 提供两个图像合成一个图像功能:
 - 色度键控功能 (Chroma-Keying) : 根据透明度将图像与指定的 RGB 颜色混合
 - 图形混合透明模式 (Window Alpha - Blending) : 根据指定区域内的透明度将两个图像混合。
 - 像素混合透明模式 (Dot Alpha - Blending) : 根据 RGB 格式及透明度将两个图像混合。

几何图形加速器

- 提供画点、线、曲线、椭圆、三角形、矩形、圆角矩形等绘图功能。

文字显示功能

- 内建 ISO/IEC 8859-1/2/4/5 的 8*16、12*24、16*32 字型。
- 支持使用者自定义半型字角与全型字 (8*16、12*24、16*32)。
- 提供可程序文字光标。
- 支持垂直与水平放大字型 (*1, *2, *3, *4 倍)。
- 支持文字 90 度旋转。

QSPI Master 界面

- 支持外部串行闪存 (Serial Flash) 数据复制至图框缓冲区。
- 兼容标准 QSPI 规格 (NOR/NAND Flash)。
- 提供 16bytes 读取 FIFO 及 16bytes 写入 FIFO。
- 在 Tx FIFO 完全清空并且 SPI Tx/Rx 引擎闲置时会发出中断。
- 支持 Nand Flash 坏块处理。
- 支持 MCU 对 SPI Flash 的 by Pass Mode。

I2C 界面

- 提供 I2C 接口与外部 I2C 装置连接。
- 提供标准传输模式 (100kbps) 与快速传输模式 (400kbps)。

PWM 界面

- 内建 2 组 16bits 计数器。
- 可程序化的工作周期定。

GPIO 界面

- 最多提供 28 个 GPIO 接口。

时钟 (Clock)

- 内建可程序化 PLL, 提供内部时钟、外部 LCD 时钟、内部显示内存时钟。

省电模式

- 提供 3 种省电模式: 待机 (Standby)、休眠 (Suspend) 与睡眠 (Sleep) 模式。
- 支持使用 MCU 软件、外部中断唤醒。

复位方式

- 提供电源启动复位、外部硬件复位和软件命令复位。

电源供应

- VDD 电压: 3.3V +/- 0.3V。
- 内建 1.2V LDO。

封装型式

- QFN-80Pin 封装。

工作温度

- -40°C~85°C。

1.5 芯片脚位图

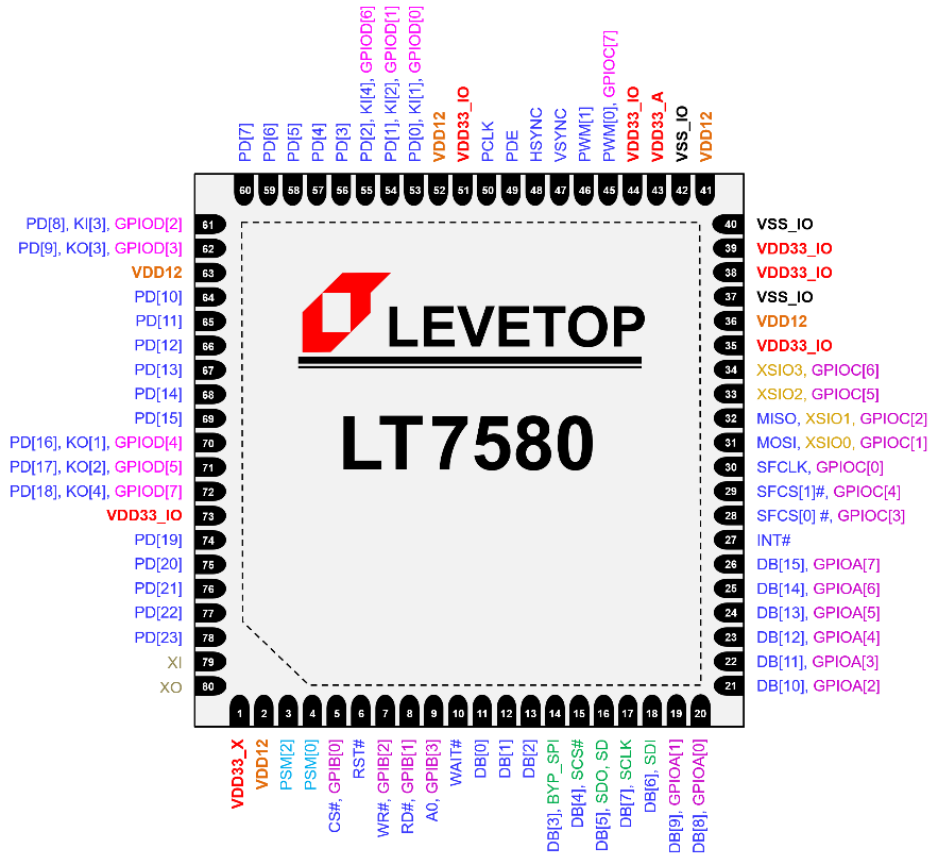


图 1-4: LT7580 引脚图 (QFN-80Pin)

2. 引脚信号说明

2.1 MCU 接口设定信号

表 2-1: MCU 接口设定信号

LT7580 脚号	引脚名称	I/O	功能说明												
3 4	PSM[2] PSM[0]	I	<p>MCU 接口设定</p> <table border="1"> <thead> <tr> <th>PSM[2]</th> <th>PSM[0]</th> <th>MCU 接口模式</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>X</td> <td>选择并口 8 位或 16 位的 8080 模式</td> </tr> <tr> <td>1</td> <td>0</td> <td>选择串口 3 线式 SPI 模式</td> </tr> <tr> <td>1</td> <td>1</td> <td>选择串口 4 线式 SPI 模式 (支持旁通 By-Pass 模式)</td> </tr> </tbody> </table> <p>如果 MCU 接口设置为并行模式, 则 PSM[0] 为外部中断输入引脚。 LT7580 的 PSM[1]在内部直接接地, 只支持 8 位或 16 位的 8080 并口模式或是 3 线、4 线 SPI 模式。</p>	PSM[2]	PSM[0]	MCU 接口模式	0	X	选择并口 8 位或 16 位的 8080 模式	1	0	选择串口 3 线式 SPI 模式	1	1	选择串口 4 线式 SPI 模式 (支持旁通 By-Pass 模式)
PSM[2]	PSM[0]	MCU 接口模式													
0	X	选择并口 8 位或 16 位的 8080 模式													
1	0	选择串口 3 线式 SPI 模式													
1	1	选择串口 4 线式 SPI 模式 (支持旁通 By-Pass 模式)													

2.2 MCU 并口信号

表 2-2: MCU 并口信号

LT7580 脚号	引脚名称	I/O	功能说明
26~21, 19, 20, 17, 18, 16~11	DB[15:0]	IO	<p>MCU 数据总线</p> <p>当与 MCU 连接接口设定为并口模式时, 这些数据总线作为与 MCU 的数据传送接口。 DB[15:8] 在 8 位的并口模式下可以设定当作 GPIO 接口使用。 DB[7:0] 也是共享脚位。如果设定为串口模式时, 这些数据总线将作为串口信号使用。请参考表 2-1 「MCU 接口」说明。</p>
5	CS# GPIB[0]	I PU	<p>片选信号</p> <p>CS# = 0, 代表 MCU 对 LT7580 进行命令或是数据读写周期。 如果 MCU 接口设置为串口模式, 则此脚位可以设置为 GPIB[0], 有内部拉高电阻。</p>
8	RD# EN GPIB[1]	I PU	<p>读取控制信号</p> <p>在 8080 并口模式, 此引脚为 RD#信号, RD# = 0, 代表 MCU 对 LT7580 进行数据读取或是状态读取周期。 如果 MCU 接口设置为串口模式, 则此脚位可以设置为 GPIB[1], 有内部拉高电阻。</p>

LT7580 脚号	引脚名称	I/O	功能说明
7	WR# RW# GPIB[2]	I PU	<p>写入控制信号</p> <p>在 8080 并口模式，此引脚为 WR#信号，WR# = 0，代表 MCU 对 LT7580 进行命令写入或是数据写入周期。</p> <p>如果 MCU 接口设置为串口模式，则此脚位可以设置为 GPIB[2]，有内部拉高电阻。</p>
9	A0 GPIB[3]	I	<p>命令或数据选择信号</p> <p>A0 = 0，代表 MCU 对 LT7580 进行状态读取或是命令写入周期。</p> <p>A0 = 1，代表 MCU 对 LT7580 进行数据读取或是数据写入周期。</p> <p>如果 MCU 接口设置为串口模式，则此脚位可以设置为 GPIB[3]，有内部拉高电阻。</p>
27	INT#	O	<p>中断输出信号</p> <p>当设定的中断条件发生，此引脚变成低电位，用来产生一中断输出告知 MCU。</p>
10	WAIT#	O	<p>等待输出信号</p> <p>当 MCU 对 LT7580 进行读写控制时，如果 LT7580 处于忙碌状态，会将 WAIT#变成低电位，用来告知 MCU 进入等待周期。</p>

2.3 MCU 串口信号
表 2-3: MCU 串口信号

LT7580 脚号	引脚名称	I/O	功能说明
17	SCLK (DB[7])	I	串口时钟信号 当与 MCU 连接接口设定为串口模式 (SPI 或 I2C) 时, 此引脚为串口时钟信号。 这是一个与并口数据线 DB[7] 共享的引脚。
18	SDI I2C_SD (DB[6])	I	4 线 SPI 数据输入、I2C 数据信号 在串口 4 线 SPI 模式, SDI 代表串口数据输入, 也就是接收来自 MCU 的 MOSI 输出信号。 在串口 I2C 模式, I2C_SD 代表 I2C 的数据引脚。 此引脚在 3 线 SPI 模式下未被使用, 请接到地 (GND)。
16	SDO SD I2CA[5] (DB[5])	IO	4 线 SPI 数据输出、3 线 SPI 数据信号、I2C 地址选择信号 在串口 4 线 SPI 模式, SDO 代表串口数据输出到 MCU 的 MISO 输入端。 在串口 3 线 SPI 模式, SD 代表 3 线 SPI 的双向资料引脚。 在串口 I2C 模式, 此引脚为 I2C 装置地址 bit[5]。 这是一个与并口数据线 DB[5] 共享的引脚。
15	SCS# I2CA[4] (DB[4])	I	SPI 片选信号、I2C 地址选择信号 在串口 SPI 模式, SCS#代表 SPI 片选信号。 在串口 I2C 模式, 此引脚为 I2C 装置地址 bit[4]。 这是一个与并口数据线 DB[4] 共享的引脚。
14	BYP_SPI I2CA[3] (DB[3])	I	By-Pass MCU-SPI 控制讯号 具最高优先权。在 4 线 SPI 模式下设置为高电位时, 将使得 MCU-SPI 讯号群由预先写入寄存器 0xB7[7]的值决定由 SFC[0]#或 SFC[1]#的 SPI-Master 输出。 在串口 I2C 模式, 这引脚为 I2C 装置地址 bit[3]。 这是与并口数据线 DB[3] 共享的引脚。在 3 线 SPI 模式下未被使用, 请接到地 (GND)。
13~11	I2CA[2:0] (DB[2:0])	I	I2C 地址选择信号 在串口 I2C 模式, 这些引脚为 I2C 装置地址 bit[2:0]。 这些是与并口数据线 DB[2:0] 共享的引脚。在 3 线 SPI 模式下未被使用, 请接到地 (GND)。

2.4 外部串行 Flash / SPI Master 信号

表 2-4: 外部串行 Flash / SPI Master 信号

LT7580 脚号	引脚名称	I/O	功能说明
28	SFCS[0]# GPIOC[3]	IO	外部 Serial Flash #0 或是 SPI #0 芯片选择信号 如果串行 SPI 功能被禁能, 则可以将此引脚设成为 GPIOC[3], 默认为输入功能。
29	SFCS[1]# GPIOC[4]	IO	外部 Serial Flash #1 或是 SPI #1 芯片选择信号 如果串行 SPI 功能被禁能, 则可以将此引脚设成为 GPIOC[4], 默认为输入功能。
30	SFCLK GPIOC[0]	IO	外部 SPI 串行频率信号 此引脚是串行时钟信号输出, 连接到外部 Serial Flash 或是 SPI 装置。 如果串行 SPI 功能被禁能, 则可以将此引脚设成为 GPIOC[0], 默认为输入功能。
31	MOSI XSIO0 GPIOC[1]	IO	LT7580 的 SPI 数据输出信号 / 主输出从输入 (MOSI) LT7580 输出数据到外部的 Serial Flash 或是 SPI 组件。 单模式 (Single Mode) : SPI Flash 或 SPI 组件的数据输入。对于 LT7580 而言它是输出。 双模式 (Dual Mode) : 将信号用作双向数据#0 (XSIO0) 。仅在串行 SPI Flash DMA 模式下有效。 如果串行 SPI 功能被禁能, 则可以将此引脚设成为 GPIOC[1], 默认为输入功能。
32	MISO XSIO1 GPIOC[2]	IO	LT7580 的 SPI 数据输入信号/ 主输入从输出 (MISO) LT7580 由外部的 Serial Flash 或是 SPI 组件读取数据。 单模式 (Single Mode) : SPI Flash 或 SPI 组件的数据输出。对于 LT7580 而言它是输入。 双模式 (Dual Mode) : 将信号用作双向数据 #1 (XSIO1) 。仅在串行 SPI Flash DMA 模式下有效。 如果串行 SPI 功能被禁能, 则可以将此引脚设成为 GPIOC[2], 默认为输入功能。
33	XSIO2 GPIOC[5]	IO	Quad SPI Mode, XSIO2 (#WP) 双模式 (Dual Mode) : 将信号用作双向数据 #2 (XSIO2) 。仅在串行 SPI Flash DMA 模式下有效。 如果串行 SPI 功能被禁能, 则可以将此引脚设成为 GPIOC[5], 默认为输入功能。

LT7580 脚号	引脚名称	I/O	功能说明
34	XSIO3 GPIOC[6]	IO	Quad SPI Mode, XSIO3 (#HOLD) 双模式 (Dual Mode) : 将信号用作双向数据 #3 (XSIO3) 。仅在串行 SPI Flash DMA 模式下有效。 如果串行 SPI 功能被禁能, 则可以将此引脚设成为 GPIOC[6], 默认为输入功能。

提示: 这些外部串行 Flash 信号都是高速运行, PCB 在 SPI Flash 元件布板连接时必须尽可能靠近 LT7580。

2.5 PWM 信号

表 2-5: PWM 信号

LT7580 脚号	引脚名称	I/O	功能说明
45	PWM[0] GPIOC[7] CCLK	IO	PWM #0 输出信号 此为一个可程序化的 PWM 输出信号, 可以用来控制 TFT 屏的背光或是其他组件。PWM 的输出模式可经由寄存器来设定。 此引脚与 GPIOC[7] 共享, 如果 PWM 被禁能, 默认 GPIOC[7] 是输入功能或是输出系统时钟信号 (CCLK) 。
46	PWM[1]	IO	PWM #1 输出信号 此为一个可程序化的 PWM 输出信号, 可以用来控制 TFT 屏的背光或是其他组件。PWM 的输出模式可经由寄存器来设定。

2.6 LCD 屏接口信号

表 2-6: LCD 屏接口信号

LT7580 脚号	引脚名称	I/O	功能说明																																																																																																							
78~74, 72~64, 62~53	PD[23:0]	IO	<p>LCD 数据总线</p> <p>输出 RGB 数据至 TFT-LCD 屏的数据总线，可经由寄存器来设定连接相对应的 RGB 总线。</p> <table border="1" style="margin-left: 20px;"> <thead> <tr> <th rowspan="2">Pin Name</th> <th colspan="3">TFT-LCD RGB Interface</th> </tr> <tr> <th>11b (GPIO)</th> <th>10b (16bits)</th> <th>00b (24bits)</th> </tr> </thead> <tbody> <tr><td>PD[0]</td><td colspan="2">GPIOD[0]</td><td>B0</td></tr> <tr><td>PD[1]</td><td colspan="2">GPIOD[1]</td><td>B1</td></tr> <tr><td>PD[2]</td><td colspan="2">GPIOD[6]</td><td>B2</td></tr> <tr><td>PD[3]</td><td>GPIOE[0]</td><td>B0</td><td>B3</td></tr> <tr><td>PD[4]</td><td>GPIOE[1]</td><td>B1</td><td>B4</td></tr> <tr><td>PD[5]</td><td>GPIOE[2]</td><td>B2</td><td>B5</td></tr> <tr><td>PD[6]</td><td>GPIOE[3]</td><td>B3</td><td>B6</td></tr> <tr><td>PD[7]</td><td>GPIOE[4]</td><td>B4</td><td>B7</td></tr> <tr><td>PD[8]</td><td colspan="2">GPIOD[2]</td><td>G0</td></tr> <tr><td>PD[9]</td><td colspan="2">GPIOD[3]</td><td>G1</td></tr> <tr><td>PD[10]</td><td>GPIOE[5]</td><td>G0</td><td>G2</td></tr> <tr><td>PD[11]</td><td>GPIOE[6]</td><td>G1</td><td>G3</td></tr> <tr><td>PD[12]</td><td>GPIOE[7]</td><td>G2</td><td>G4</td></tr> <tr><td>PD[13]</td><td>GPIOF[0]</td><td>G3</td><td>G5</td></tr> <tr><td>PD[14]</td><td>GPIOF[1]</td><td>G4</td><td>G6</td></tr> <tr><td>PD[15]</td><td>GPIOF[2]</td><td>G5</td><td>G7</td></tr> <tr><td>PD[16]</td><td colspan="2">GPIOD[4]</td><td>R0</td></tr> <tr><td>PD[17]</td><td colspan="2">GPIOD[5]</td><td>R1</td></tr> <tr><td>PD[18]</td><td colspan="2">GPIOD[7]</td><td>R2</td></tr> <tr><td>PD[19]</td><td>GPIOF[3]</td><td>R0</td><td>R3</td></tr> <tr><td>PD[20]</td><td>GPIOF[4]</td><td>R1</td><td>R4</td></tr> <tr><td>PD[21]</td><td>GPIOF[5]</td><td>R2</td><td>R5</td></tr> <tr><td>PD[22]</td><td>GPIOF[6]</td><td>R3</td><td>R6</td></tr> <tr><td>PD[23]</td><td>GPIOF[7]</td><td>R4</td><td>R7</td></tr> </tbody> </table> <p>部分的 LCD 数据总线与 GPIO 引脚共享。例如 LCD 设置为 16bpp 功能模式，则 PD[18:16/9:8/2:0] 被定义为 GPIO 引脚。</p>	Pin Name	TFT-LCD RGB Interface			11b (GPIO)	10b (16bits)	00b (24bits)	PD[0]	GPIOD[0]		B0	PD[1]	GPIOD[1]		B1	PD[2]	GPIOD[6]		B2	PD[3]	GPIOE[0]	B0	B3	PD[4]	GPIOE[1]	B1	B4	PD[5]	GPIOE[2]	B2	B5	PD[6]	GPIOE[3]	B3	B6	PD[7]	GPIOE[4]	B4	B7	PD[8]	GPIOD[2]		G0	PD[9]	GPIOD[3]		G1	PD[10]	GPIOE[5]	G0	G2	PD[11]	GPIOE[6]	G1	G3	PD[12]	GPIOE[7]	G2	G4	PD[13]	GPIOF[0]	G3	G5	PD[14]	GPIOF[1]	G4	G6	PD[15]	GPIOF[2]	G5	G7	PD[16]	GPIOD[4]		R0	PD[17]	GPIOD[5]		R1	PD[18]	GPIOD[7]		R2	PD[19]	GPIOF[3]	R0	R3	PD[20]	GPIOF[4]	R1	R4	PD[21]	GPIOF[5]	R2	R5	PD[22]	GPIOF[6]	R3	R6	PD[23]	GPIOF[7]	R4	R7
			Pin Name		TFT-LCD RGB Interface																																																																																																					
				11b (GPIO)	10b (16bits)	00b (24bits)																																																																																																				
			PD[0]	GPIOD[0]		B0																																																																																																				
			PD[1]	GPIOD[1]		B1																																																																																																				
			PD[2]	GPIOD[6]		B2																																																																																																				
			PD[3]	GPIOE[0]	B0	B3																																																																																																				
			PD[4]	GPIOE[1]	B1	B4																																																																																																				
			PD[5]	GPIOE[2]	B2	B5																																																																																																				
			PD[6]	GPIOE[3]	B3	B6																																																																																																				
			PD[7]	GPIOE[4]	B4	B7																																																																																																				
			PD[8]	GPIOD[2]		G0																																																																																																				
			PD[9]	GPIOD[3]		G1																																																																																																				
			PD[10]	GPIOE[5]	G0	G2																																																																																																				
			PD[11]	GPIOE[6]	G1	G3																																																																																																				
			PD[12]	GPIOE[7]	G2	G4																																																																																																				
			PD[13]	GPIOF[0]	G3	G5																																																																																																				
			PD[14]	GPIOF[1]	G4	G6																																																																																																				
			PD[15]	GPIOF[2]	G5	G7																																																																																																				
			PD[16]	GPIOD[4]		R0																																																																																																				
			PD[17]	GPIOD[5]		R1																																																																																																				
			PD[18]	GPIOD[7]		R2																																																																																																				
			PD[19]	GPIOF[3]	R0	R3																																																																																																				
			PD[20]	GPIOF[4]	R1	R4																																																																																																				
PD[21]	GPIOF[5]	R2	R5																																																																																																							
PD[22]	GPIOF[6]	R3	R6																																																																																																							
PD[23]	GPIOF[7]	R4	R7																																																																																																							

LT7580 脚号	引脚名称	I/O	功能说明
50	PCLK	O	LCD 屏幕扫描时钟信号 屏幕扫描时钟信号连接至通用的 TFT 驱动接口讯号。此信号为内部 PPLL 驱动产生。
47	VSYNC LVDS_PD#	O	LCD 垂直同步信号 垂直同步信号 VSYNC 连接至通用的 TFT 驱动接口讯号。 当 Ext_FlatInk (REG[00h] bit1) 设置为 1 时, 会强制设定为 DE 模式, 此时的 VSYNC 讯号变为 LVDS_PD#。
48	HSYNC LVDS_PD	O	LCD 水平同步信号 水平同步讯号 HSYNC 连接至通用的 TFT 驱动接口讯号。 当 Ext_FlatInk (REG[00h] bit1) 设置为 1 时, 会强制设定为 DE 模式, 此时的 HSYNC 讯号变为 LVDS_PD。
49	PDE	O	LCD 屏幕数据使能 此信号为连接至通用 TFT 驱动接口的数据有效或数据使能信号。

2.7 GPIO 信号

表 2-7: 通用 IO 口信号

LT7580 脚号	引脚名称	I/O	功能说明
26~21, 19, 20	GPIOA[7:0]	IO	GPIO 输出/输入信号 GPIOA[7:0] 为通用型 I/O, 这些引脚与 DB[15:8] 共享, 只有 MCU 设成 8 位并口模式或串口模式时 GPIOA 才可以使用。这些引脚的输出模式可经由寄存器来设定。
-- -- 9, 7, 8, 5	GPIB[4], GPOB[4], GPIB[3:0]	IO	GPIO 输出/输入信号 GPIB[4] 的输出数据与 I2CMCK 共享引脚; GPOB[4] 的输出数据与 I2CMDA 共享引脚; GPIB[3:0] 的输入信号与{ A0, WR#, RD#, CS# } 共享引脚。GPIOB[3:0]在并口模式下只提供读取功能, 在 MCU 设成串口模式时这些引脚的输出输入模式可经由寄存器来设定。
45, 34, 33, 29, 28, 32~30	GPIOC[7], GPIOC[6:5], GPIOC[4:0]	IO	GPIO 输出/输入信号 GPIOC[7] 的输出数据与 PWM[0] 共享引脚。 GPIOC[7]功能只有在 PWM 的功能被禁止时才能使用; GPIOC[6:0]与 {XSIO3, XSIO2, SFCS[1]#, SFCS[0]#, MISO, MOSI, SFCLK} 共享引脚, 只有在 SPI Master 的功能被禁止时才能使用。这些引脚的输出模式可经由寄存器来设定。

LT7580 脚号	引脚名称	I/O	功能说明
72, 55, 71, 70, 62, 61, 54, 53	GPIOD[7:0]	IO	GPIO 输出/输入信号 GPIOD[7:0] 与 PD[18, 2, 17, 16, 9, 8, 1, 0] 共享引脚，只有在 LCD 屏幕数据总线设成 16 bits 时才能使用。这些引脚的输出模式可经由寄存器来设定。

2.8 复位与测试信号

表 2-8: 复位与测试信号

LT7580 脚号	引脚名称	I/O	功能说明
6	RST#	I/O PU	复位输入信号 当 RST# = 0 时，并且维持大于 32 个时钟周期长度，LT7580 将产生复位动作。

提示：PU：Pull-up 带上拉电阻；PD：Pull-Down 带下拉电阻；NP：No Pull 不带上下拉电阻

2.9 电源与时钟信号

表 2-9: 电源与时钟信号

LT7580 脚号	引脚名称	I/O	功能说明
79	XI	I	晶振 (Crystal) / 时钟信号 输入 此引脚连接至外部晶振，为内部晶振电路输入信号，当使用有源晶振或是外部时钟信号可以由此脚输入。晶振频率 (OSC) 范围在 5MHz ~ 30MHz 之间，建议采用 12MHz 晶振。
80	XO	O	晶振 (Crystal) 输出 此引脚连接至外部晶振，为内部晶振电路输出信号。
2, 36, 41, 52, 63	VDD12	PWR	内部 LDO 1.2V 电源输出 每根 VDD12 引脚必须外接一个 0.01uF 滤波电容到地。
1	VDD33_X	PWR	内部晶振 3.3V 电源输入 此 VDD33_X 引脚必须外接一个 0.1uF 滤波电容到地。
43	VDD33_A	PWR	内部 LDO 3.3V 电源输入 此 VDD33_A 引脚必须外接一个 1uF 和一个 0.1uF 滤波电容到地，且不可以与 VDD33_IO 直接接在一起，需要用磁珠 (Bead) 隔离，或是独立供电。
35, 38, 39, 44, 51, 73	VDD33_IO	PWR	3.3V I/O 电源输入 每根 VDD33_IO 引脚必须外接一个 1uF 和一个 0.1uF 滤波电容到地。

LT7580 脚号	引脚名称	I/O	功能说明
81 ⁽¹⁾	VSS_C	PWR	内核电源接地
37, 40, 42	VSS_IO	PWR	I/O 电源接地 这些引脚必须直接与 VSS_C 接在一起。

提示(1): 这也是 LT7580 的散热焊盘 (Thermal Pad Zone) , 必须接到 VSS 或是 GND。

3. 电气特性

3.1 极限参数

表 3-1: 电气极限参数表

符号	参数描述	参数范围	单位
V _{DD}	电源电压	-0.3 ~ 4.0	V
V _{IN}	逻辑输入电压	-0.3 ~ V _{DD} +0.3	V
V _{OUT}	逻辑输出电压	-0.3 ~ V _{DD} +0.3	V
P _D	最大功耗	≤500	mW
T _{OPR}	工作温度范围	-40 ~ 85	°C
T _{ST}	储存温度范围	-45 ~ 125	°C
T _{SOL}	最高焊接温度	260	°C

提示: 最大极限值是指超出该工作范围时, 芯片有可能损坏。推荐工作范围是指在该范围内, 器件功能正常, 但并不完全保证满足个别性能指针。电气参数定义了器件在工作范围内并且在保证特定性能指针的测试条件下的直流和交流电参数规范。对于未给定上下限值的参数, 本规范不予保证其精度, 但其典型值合理反映了器件性能。

3.2 电气参数

条件: V_{DD} = 3.3V, T_A = 25 °C, 使用 800x480 TFT 屏, 以 8bit 8080 MCU 并口 - 16bbp 测试。

表 3-2: 电气参数表

符号	参数描述	条件	最小值	典型值	最大值	单位
V _{DD}	工作电压		3.0	3.3	3.6	V
C _{VDD}	负载电容		1	-	10	uF
I _{OPR}	工作电流	如上		50		mA
I _{STB}	待机电流	如上		15		mA
I _{SUSP}	休眠电流	如上		12		mA
I _{SLP}	睡眠电流	如上		5		mA
T _{RMP}	电源上升时间	V _{DD} Ramp Up to 3.3 V	3.5		35	ms
振荡时钟与 PLL						
F _{OSC}	晶振 (OSC) 频率	V _{DD} = 3.3V	3.5	12	35	MHz
F _{VCO}	VCO 输出频率		200		400	MHz
T _{LOCK}	Lock Time				50	us
CLK _{MPLL}	MPLL 输出频率 (MCLK)	如上	25	133	180	MHz
CLK _{CPPLL}	CPLL 输出频率 (CCLK)	如上	25	133	170	MHz
CLK _{PPLL}	PPLL 输出频率 (PCLK)	如上	12.5	30	100	MHz

4. 时钟信号与复位

LT7580 内含晶振电路，由外部晶振提供震荡时钟源，建议采用 12MHz 的晶振；再由内建的 PLL 电路产生所需要的 Clock 信号。LT7580 根据内部功能的需要内建了 3 个 PLL 电路，提供 3 组时钟信号：

- **CPLL**：产生 **CCLK** (Core Clock) 提供 MCU 接口、BTE 引擎、绘图引擎、文字 DMA 引擎使用，如使用 12MHz 的晶振则预设频率为 96MHz。
- **MPLL**：产生 **MCLK** (Memory Clock) 以提供给内部显示内存使用，预设 96MHz。
- **PPLL**：产生 **PCLK** (Pixel Clock) 提供 LCD 屏幕扫描工作频率，预设 36MHz。

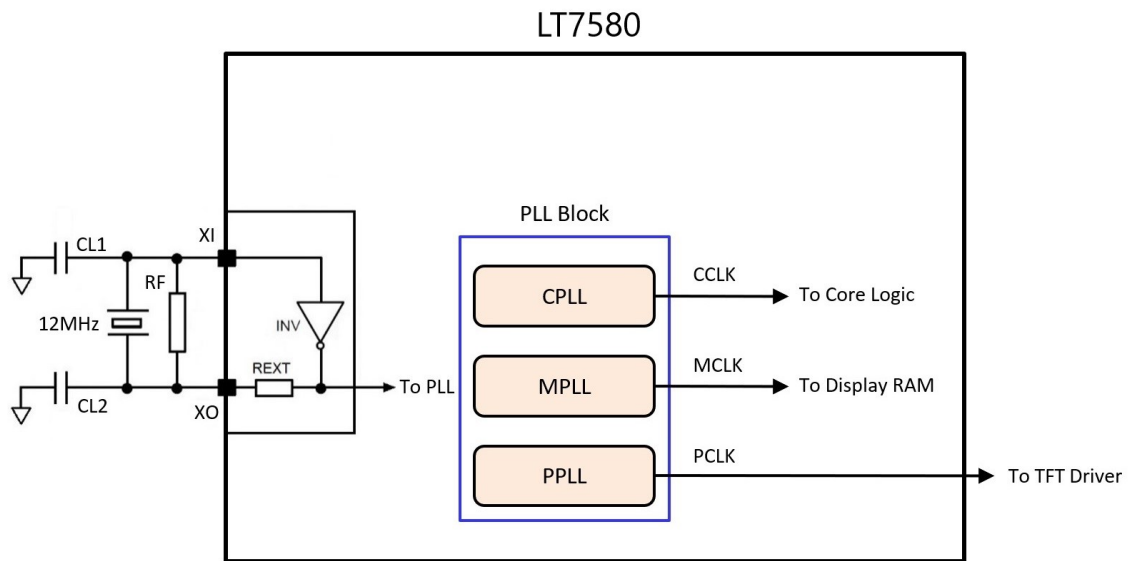


图 4-1: 3 组 PLL 电路

3 个 PLL 输出频率都是由 3 组独立的 PLL 寄存器设定， F_{OUT} 为任一组的 PLL 输出频率，其公式为：

$$F_{OUT} = XI * (M \div N) \div OD$$

5. MCU 接口

LT7580 的动作是受到外部 MCU 所控制，而 MCU 是通过接口直接对 LT7580 寄存器或是显示内存 (Display RAM) 进行资料的读写。LT7580 提供了 8 位、16 位的并行接口，以及 SPI 的串行接口，让不同的 MCU 以适合的接口来控制 LT7580。MCU 接口的模式由 PSM[2]、PSM[0] 引脚来设定，请参考下表设定：

表 5-1: MCU 接口模式设定

PSM[2]	PSM[0]	MCU 接口模式
0	X	选择并口 8 位或 16 位的 8080 模式
1	0	选择串口 3 线式 SPI 模式
1	1	选择串口 4 线式 SPI 模式 (支持旁通 By-Pass 模式)

6. 显示内存

LT7580 内建显示内存 (Display RAM)，MCU 通过指令将显示的数据存到内部显示内存，LT7580 内部会不断的读取显示内存的显示数据送到 TFT 驱动器，让 TFT 屏能呈现图像画面。而显示内存容量的大小与所支持的分辨率及图层数目有关，LT7580 所支持的显示内存容量为 128Mbits，所支持的显示内存容量、分辨率及图层数目如下表所示：

表 6-1: LT7580 显示内存容量与图层数目对照表

型号	显示内存容量	分辨率 (Max.)	色彩 (Max.)	图层数目 (@Max Color)
LT7580	128Mb	800*480	16.7M 色	14
		800*600	16.7M 色	11
		1024*600	16.7M 色	9
		1024*768	16.7M 色	7

7. LCD 界面

LT7580 支持 16、24bits RGB 接口面板，不论是 24bpp (RGB 8:8:8)、16bpp (RGB 5:6:5) 或者是 8bpp (RGB 3:3:2) 的色度都可以通过这些 RGB 接口将信号送到 TFT 面板上的驱动器。

表 7-1: LT7580 所支持的 RGB 数据

型号	LCD 数据线	RGB 接口数	分辨率	色彩
LT7580	PD[23~0]	R:G:B = 5:6:5 R:G:B = 8:8:8	1024*768	65K 16.7M 色

下图是 LT7580 输出到 TFT-LCD 的接口时序图，除了上述的 PD 数据线外还提供了 PCLK 屏幕扫描时钟信号、VSYNC 垂直同步信号、HSYNC 水平同步信号、PDE 屏幕数据使能信号。

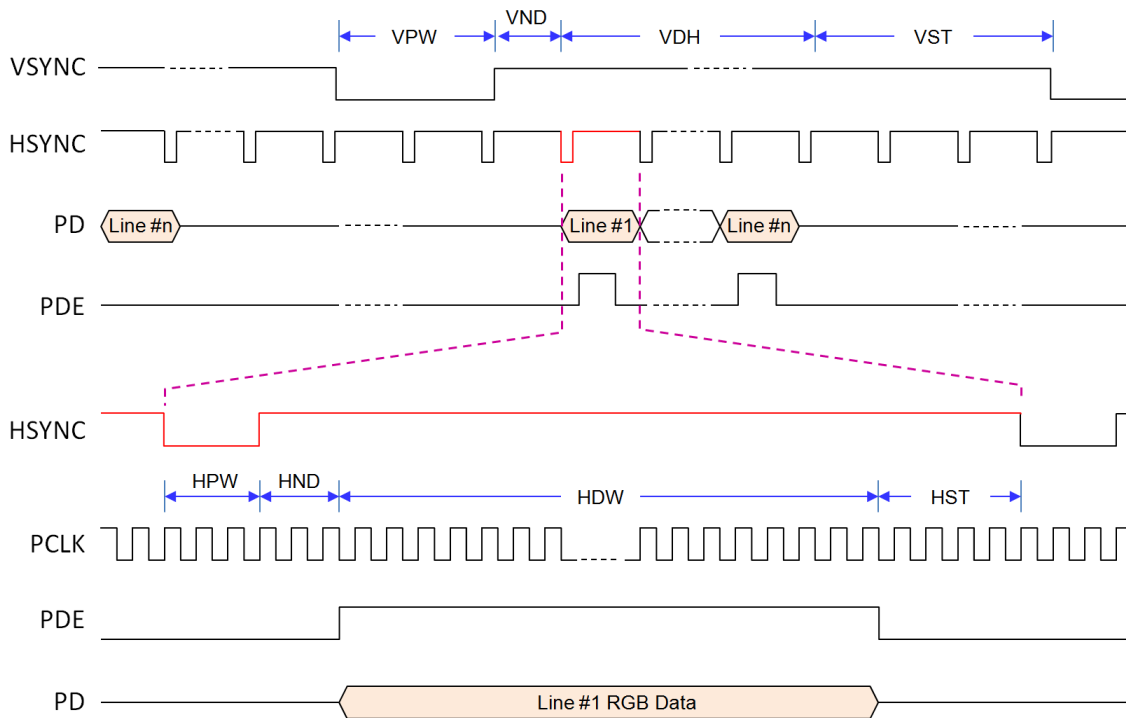


图 7-1: TFT-LCD RGB 接口时序图

8. 封装信息

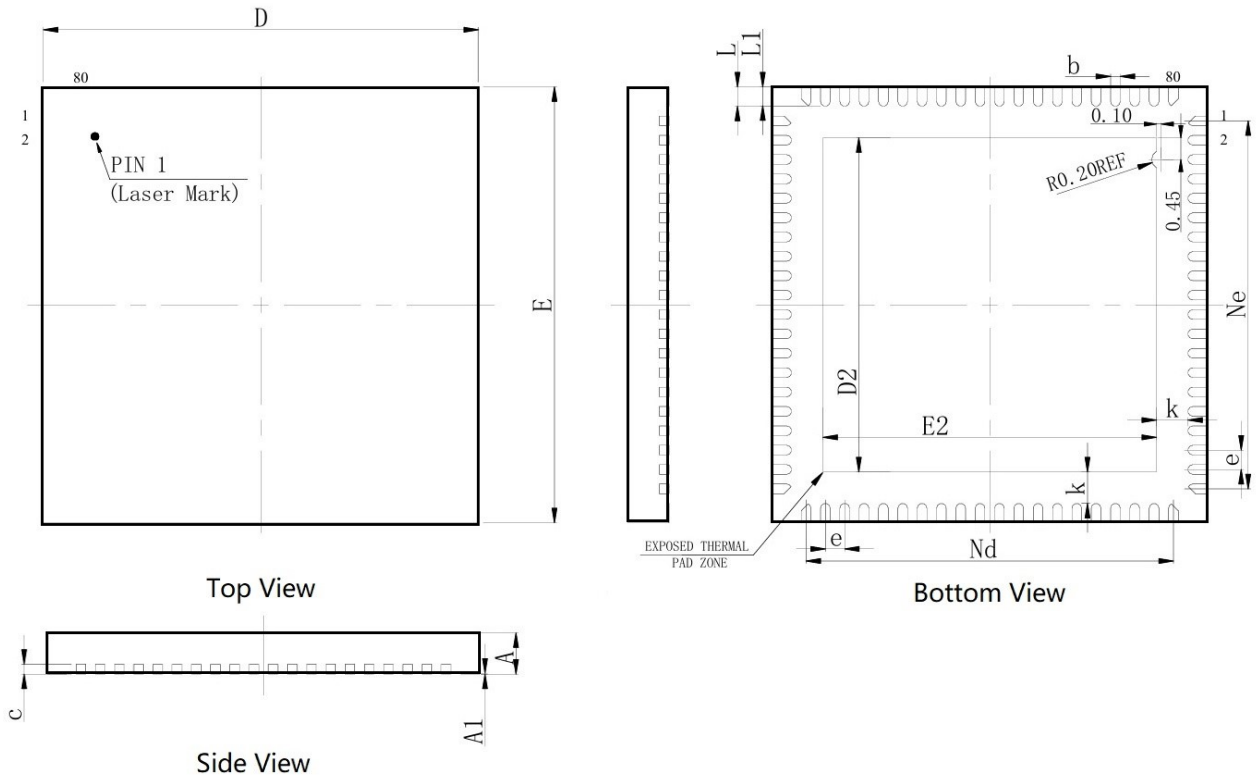


图 8-1: QFN-80Pin 外观尺寸图

提示: PCB 布局时, LT7580 背部的散热焊盘 (Thermal Pad Zone) 必须直接接地。

表 8-1: QFN-80Pin 尺寸参数

Symbol	Millimeter			Symbol	Millimeter		
	Min.	Nom.	Max		Min.	Nom.	Max
A	0.80	0.85	0.9	Nd	7.60BSC		
A1	0	0.02	0.05	Ne	7.60BSC		
b	0.15	0.20	0.25	E	8.90	9.00	9.10
c	0.203REF			E2	6.80	6.90	7.00
D	8.90	9.00	9.10	L	0.35	0.40	0.45
D2	6.80	6.90	7.00	L1	0.39REF		
e	0.40BSC			K	0.65REF		

9. 参考原理图

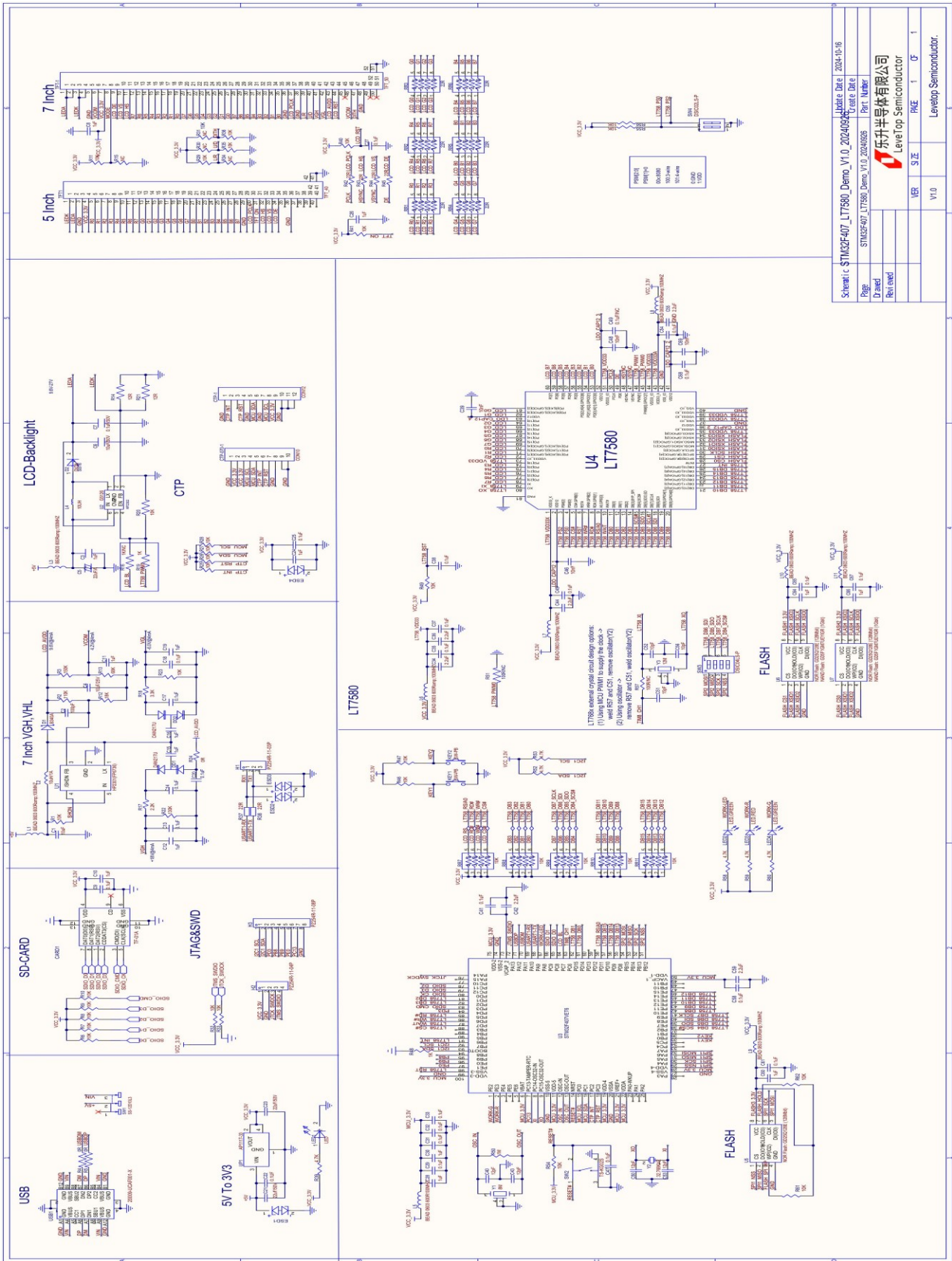


图 9-1: LT7580 参考原理图

LT7580_BFDS_CH / V1.0